

Ứng dụng phần mềm Ise Xilinx để khảo sát bộ chuyển đổi dữ liệu song song sang nối tiếp

Nguyễn Đăng Thông*, Nguyễn Đình Thư*

*ThS. Trường Đại học Sư phạm kỹ thuật Vinh

Received: 15/9/2023; Accepted: 24/9/2023; Published: 02/10/2023

Abstract: Nowadays, with the development of digital technology in which electronic circuits are integrated with millions of logic gates in a chip with very high speed and diverse functions, calculating and designing this system is difficult, so it is necessary to use software to simulate. One of the software used is ISE Xilinx, which has the ability to design, simulate and perform digital circuit optimization in an intuitive way. Based on that, this article researches and surveys the parallel to serial data converter on Xilinx ISE software.

Keywords: ISE Xilinx, parallel, serial converter, Flip - Flop.

1. Đặt vấn đề

Bộ chuyển đổi dữ liệu song song thành nối tiếp là một loại ứng dụng của thanh ghi dịch, nó đóng vai trò cực kì quan trọng trong việc lưu trữ, tính toán số học và logic. Chẳng hạn trong các bộ vi xử lý, máy tính đều có cấu tạo các thanh ghi dịch; trong vi điều khiển (8051) cũng có các ghi dịch làm nhiều chức năng hay như trong nhân chia...v.v. Nó là mạch được lập ra bằng chuỗi các flip-flop kiểu D đồng bộ, có kết nối xác định để sau mỗi nhịp clock thì mảng bit nhớ dịch chuyển.

VHDL (Very High Speed Intergrated Circuit Hardware Description Language) ngôn ngữ mô tả phần cứng cho các mạch tích hợp tốc độ rất cao. VHDL được phát triển dùng cho chương trình VHSIC (Very High Speed Intergrated Circuit), mục tiêu của việc phát triển VHDL là có được một ngôn ngữ mô tả phần cứng tiêu chuẩn và thống nhất cho phép phát triển thử nghiệm các hệ thống số nhanh hơn cũng như cho phép dễ dàng đưa các hệ thống đó vào ứng dụng trong thực tế.

Qua nghiên cứu và phân tích thì tác giả đưa ra phương án khảo sát bộ chuyển đổi dữ liệu song song sang nối tiếp bằng phần mềm mô phỏng ISE Xilinx.

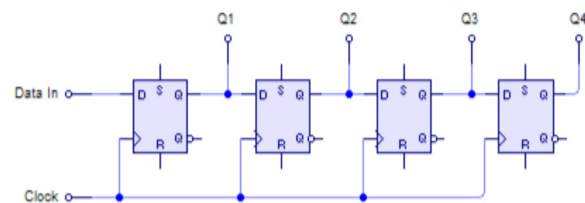
2. Nội dung nghiên cứu

2.1. Tổng quan về thanh ghi dịch

2.1.1. Cấu trúc thanh ghi dịch

Thanh ghi dịch hay Shift Register (SR) là mạch được lập ra bằng chuỗi các flip-flop kiểu D đồng bộ, có kết nối xác định để sau mỗi nhịp clock thì mảng bit nhớ dịch chuyển. Chuỗi các flip-flop kiểu D đồng bộ chia sẻ chung xung nhịp clock, trong đó ngõ ra

của flip-flop này được kết nối tới ngõ vào dữ liệu của flip-flop kế tiếp trong chuỗi. Kết quả là tại mỗi khi clock ở ngõ vào nhịp thay đổi, mảng bit nhớ trong mạch dịch một bước, dữ liệu ở ngõ vào ngõ vào dữ liệu (Data In) được dịch vào mảng, còn dữ liệu cuối cùng thì dịch ra.



Hình 2.1. Cấu trúc thanh ghi dịch sử dụng 4 Flip - Flop

Một cách tổng quát thì thanh ghi dịch là đa chiều, dữ liệu từ flip-flop bên trong có thể được lấy ra ở dạng song song nếu bố trí chân nối khi chế tạo IC. Cho nên nó có thể cấu hình là:

- Dạng 'serial-in, parallel-out' (SIPO) hoặc là 'parallel-in, serial-out' (PISO).
- Hướng dịch trái sang phải hoặc ngược lại.
- Nối vòng: Nối lối ra Q4 hoặc Q4 về Data In để tạo ra thanh ghi dịch vòng(circular shift register), còn gọi là mạch đếm vòng (Ring counter).

2.1.2. Một số IC ghi dịch

Thanh ghi dịch được tích hợp sẵn các FF và đã nối sẵn nhiều đường mạch bên trong; người sử dụng chỉ còn phải làm một số đường nối bên ngoài điều khiển các ngõ cho phép thôi. Các SR cũng được tích hợp sẵn các chức năng như vừa có thể dịch trái dịch phải vừa vào nối tiếp vừa nạp song song. Ở đây là một số IC ghi dịch hay được dùng như bảng sau:

Bảng 2.1: Một số loại IC ghi dịch thông dụng

IC ghi dịch	Chức năng
7494	4 bit vào song song, nối tiếp; ra nối tiếp
7495/LS95	bit, vào song song/nối tiếp; ra song song; dịch chuyển trái phải
7495/LS96	5 bit, vào nối tiếp/song song; ra song song nối tiếp
74164/LS164	8 bit vào song song ra nối tiếp
74165/LS765	8 bit, vào song song/nối tiếp; ra nối tiếp bộ tức
74166/LS166	8 bit; vào song song/nối tiếp; ra nối tiếp; có thể nạp đồng bộ
74194/LS194	4 bit vào song song/nối tiếp; ra song song; nạp đồng bộ dịch chuyển trái phải
74195/LS195	4 bit, vào song/nối tiếp; ra song song; tăng đầu vào ở JK
74295/LS295	Tương tự như IC 74194/LS194 nhưng ra 3 trạng thái
74395/LS295	4 bit vào song song; ra song song 3 trạng thái
74LS671/672	4 bit có thêm chốt
74LS673/674	16 bit

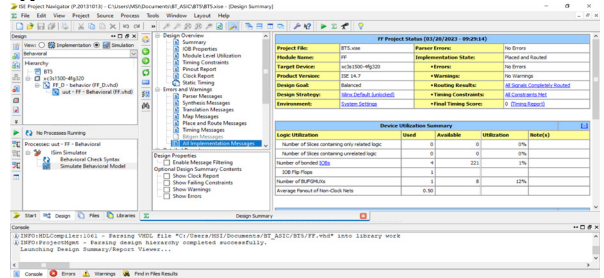
2.1.3. Một số ứng dụng cơ bản thanh ghi dịch

- Lưu trữ và dịch chuyển dữ liệu: đây là ứng dụng cơ bản và phổ biến nhất của nó, nếu ghi dịch n bit sẽ cho phép lưu trữ được n bit dữ liệu một thời gian mà chừng nào mạch còn được cấp điện. Hay nói cách khác dữ liệu khi dịch chuyển đã được trì hoãn một khoảng thời gian, nó tùy thuộc vào: số bit có thể ghi dịch (số tầng FF cấu tạo nên ghi dịch) và tần số xung đồng hồ.

- Tạo ký tự hay tạo dạng sóng điều khiển: có thể nạp vào ghi dịch bằng phương pháp nối tiếp hay song song, một mã nhị phân của một chữ nào đó (A, B, ...) hay một dạng sóng nào đó. Sau đó nếu ta nối ngõ ra nối tiếp của ghi dịch vòng trở lại ngõ vào nối tiếp thì khi có xung ck các bit sẽ dịch chuyển vòng quanh theo tốc độ của đồng hồ. Ta có thể thay đổi dạng sóng bằng cách thay đổi mã số nhị phân nạp cho ghi dịch, và thay đổi tần số xung kích ck được cấp từ mạch dao động ngoài từ 0 đến 200MHz tùy loại mạch ghi dịch.

- Chuyển đổi dữ liệu nối tiếp sang song song và ngược lại: Các máy tính hay các bộ vi xử lý khi giao tiếp với nhau hay với các thiết bị ngoài thường trao đổi dữ liệu dạng nối tiếp khi giữa chúng có một khoảng cách khá xa. Ngoài cách dùng các bộ dồn kênh tách kênh ở 2 đầu truyền thì ghi dịch cũng có thể được dùng. Các ghi dịch chuyển song song sang nối tiếp sẽ thay thế cho mạch dồn kênh và các ghi dịch chuyển nối tiếp sang song song sẽ thay thế cho mạch tách kênh. Bên cạnh ghi dịch, cũng cần phải có các mạch khác để đồng bộ, chống nhiễu, rò sai... nhằm thực hiện quá trình truyền nối tiếp hiệu quả.

2.2. Ngôn ngữ mô tả phần cứng Verilog và công cụ lập trình ISE



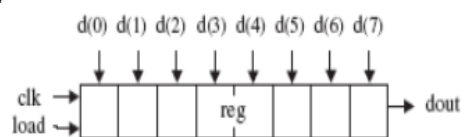
Hình 2.2. Giao diện phần mềm ISE

Để lập trình mô phỏng công cụ lập trình ISE (Interactive Software Engineering). Hệ thống phần mềm ISE của Xilinx là một môi trường thiết kế tích hợp bao gồm thiết kế chương trình, mô phỏng và thực hiện các thiết kế trên các giao diện của phần mềm. ISE có thể tham gia vào việc điều khiển mọi giai đoạn trong quy trình thiết kế. Thông qua giao diện của ISE, người dùng có thể can thiệp vào các thiết kế và sử dụng các công cụ thực hiện thiết kế. Ngoài ra người dùng còn có thể can thiệp vào các file hay tài liệu có liên quan đến project đang thiết kế.

Các chương trình viết trên nền tảng ISE được viết bằng ngôn ngữ lập trình Verilog, Verilog là ngôn ngữ mô tả phần cứng (Hardware Description Language) được sử dụng trong việc thiết kế các hệ thống số, các IC số (Mạch tích hợp).

2.3. Xây dựng sơ đồ trên nền tảng ISE Xilinx

2.3.1. Sơ đồ khối của bộ chuyển đổi song song thành nối tiếp.



Hình 2.3. Bộ chuyển song song thành nối tiếp.

Trong đó:

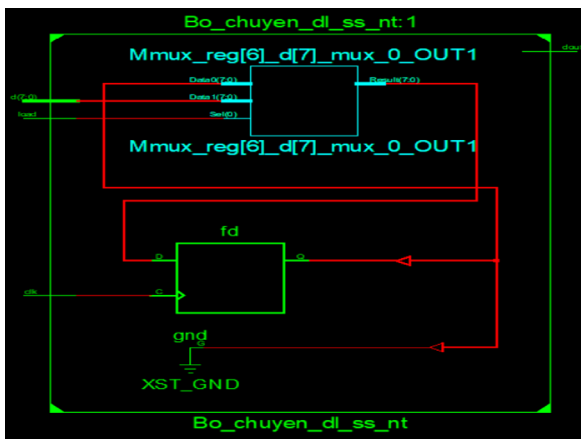
- + $d(7:0)$ là vector dữ liệu để gửi đi
- + dout là đầu ra thực tế.
- + clk: Đầu vào của xung clock
- + load: Đầu vào xác nhận

Vector d được lưu trữ đồng bộ trong thanh ghi dịch reg, khi load ở trạng thái cao thì dữ liệu được nạp vào thanh ghi dịch theo thứ tự bit MSB là bit gần đầu ra nhất, và đầu ra là $d(7)$. Mỗi khi load trả lại "0" thì bit tiếp theo được xuất hiện tại đầu ra của mỗi sườn dương của xung đồng hồ. Sau khi tất cả 8 bit được gửi đi, đầu ra trở lại mức thấp cho đến lần chuyển đổi tiếp theo.

2.3.2. Code mô tả mạch điện

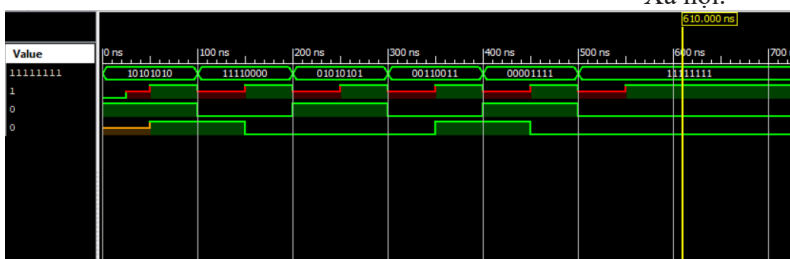
```
Library ieee;
use ieee.Std_logic_1164.all;
Entity bochuyendoidulieu is
    Port ( d : in std_logic_vector (7 downto 0);
          Clk, load: std_logic;
          dout : out std_logic);
End bochuyendoidulieu;
Architecture Behavioral of bochuyendoidulieu is
    Signal reg: std_logic_vector (7 downto 0);
    Begin
        PROCESS (clk)
        Begin
            IF (clk'Event and clk='1') then
                IF (load='1') then reg <= d;
            Else reg <= reg(6 downto 0) & '0';
            End IF;
        End IF;
        End PROCESS;
        dout <= reg(7);
    End Behavioral;
```

Sơ đồ mạch điện

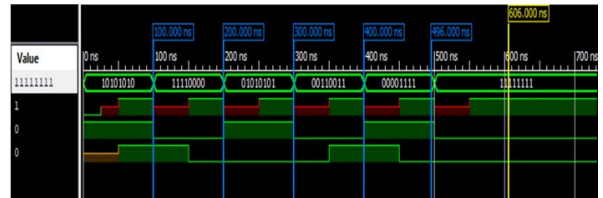


Hình 2.4: Sơ đồ mạch chuyển dữ liệu song song thành nối tiếp

2.4. Kết quả mô phỏng tín hiệu



Hình 2.5. Hình ảnh mô phỏng tín hiệu bộ chuyển dữ liệu song song thành nối tiếp



Hình 2.6. Mô phỏng toàn bộ tín hiệu qua từng giai đoạn

Trong quá trình mô phỏng thanh ghi dịch chuyển đổi dữ liệu từ song song sang nối tiếp, các thông số thay đổi của tín hiệu được trình bày như bảng 2.2.

Bảng 2. 2: Kết quả mô phỏng tín hiệu được liệt kê ra sau khi mô phỏng

d	clk	load	dout
10101010	1	1	1
11110000	1	0	0
01010101	1	1	0
00110011	1	0	1
00001111	1	1	0
11111111	1	0	0

3. Kết luận

Bài báo đã trình bày một ứng dụng của thanh ghi dịch và công cụ hỗ trợ phát triển trên nền tảng ISE Xilinx trong thiết kế và thực hiện mô tả mạch điện và mô phỏng tín hiệu của cổng chuyển đổi dữ liệu song song sang nối tiếp. Trong bài báo này, quy trình đồng thiết kế và kiểm tra trên phần mềm, phần cứng (software hardware co design) cho các ứng dụng trong thiết kế và mô phỏng mạch số tương đối hoàn chỉnh.

Hướng nghiên cứu tiếp theo là ứng dụng công nghệ FPGA để thiết kế và xử lý tín hiệu trong các hệ thống khác nhau.

Tài liệu tham khảo

[1]. Tổng Văn Ôn (2007), *Thiết kế mạch số với VHDL và verilog* - Tập 1 và tập 2, NXB Lao động - Xã hội.

[2]. Nguyễn Thúy Vân (2005), *Thiết kế logic mạch số*, NXB Khoa học kỹ thuật Hà Nội.

[3]. Xilinx Inc., <http://www.xilinx.com/>

[4]. Xilinx Inc, "Xilinx System Generator for DSP: User Guide", http://www.xilinx.com/support/documentation/sw_manuals/sysgen_user.pdf